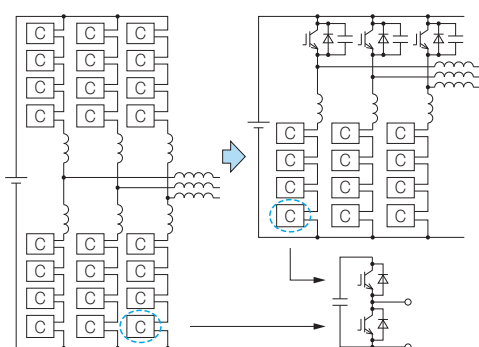


二相変調を用いたモジュラー・マルチレベル変換器の基礎検討

大井一伸 Kazunobu Oi
只野裕吾 Yugo Tadano

キーワード モジュラー・マルチレベル変換器, MMC, 二相変調, 高耐圧IGBT, 導通損

概要



従来構成 (左) と提案構成 (右)

モジュラー・マルチレベル変換器は、セルと呼ばれる最小単位変換器を複数台カスケード接続したモジュールを組み合わせて構成する。モジュラー・マルチレベル変換器は、トランスレスでの高電圧出力及び高調波やスイッチング損失の低減を容易に実現できる。一方、導通損が大きいという課題がある。今回考案した変換器は、上アームモジュールを高耐圧IGBT (Insulated Gate Bipolar Transistor) に置換した構成で、セル台数を半減できる。二相変調を適用し、1/3周期間で電流を高耐圧IGBTに迂回させることで導通損を削減する。同じ区間で循環電流によってセルコンデンサの電圧を一定に制御する。また、高耐圧IGBTのスイッチングを零電流で行うことで損失増加を抑える。シミュレーションで従来回路に比べ損失を30%低減できることを確認し、ミニモデル実験で動作原理及び基本動作の検証を完了した。

1 まえがき

モジュラー・マルチレベル変換器 (MMC: Modular Multilevel Converter)⁽¹⁾⁽²⁾ は、複数のチョッパセルをカスケード接続した変換器アームから成り、接続セル台数を増やすことで容易に高圧化できる特長がある。また出力電圧もマルチレベル化されるため、流出する高調波を小さくできる。各セルのスイッチングタイミングをずらすことで、セル1台のスイッチング周波数を低く、等価スイッチング周波数を高くできるため、スイッチング損失が小さいという特長もある⁽³⁾。

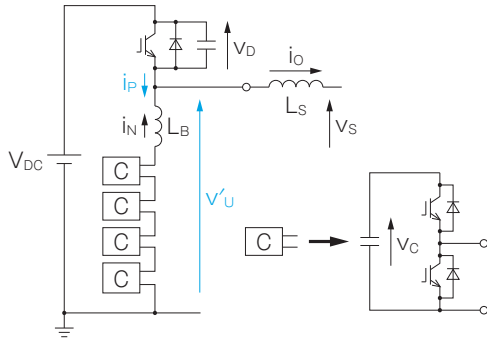
スター結線のMMCを上下2組使用した構成 (DSCC: Double-Star Chopper-Cells)⁽⁴⁾ は、直流-交流相互の変換ができる。しかし、高圧化に必要なスイッチング素子数やチョッパセル台数が増加する。このため電流の通過するスイッチング素子が

多くなり、導通損が増加するという課題が生じる。導通損を低減する手法の一つとして、セルコンデンサ電圧を高くしセル台数を少なくすることがある。しかし、3kV以上の高耐圧IGBT (Insulated Gate Bipolar Transistor) の適用には、スイッチング損失が大幅に増加するという課題がある。

本稿では、これらの課題を解決するため、二相変調を適用し上側変換器アームを高耐圧IGBTに置換したMMC構成を考案したので紹介する。まず提案回路の構成・動作原理を紹介し、次にチョッパセルの電圧制御に必要な循環電流を導出する。そして、提案回路が正常に動作すること、導通損を低減できることをミニモデル実験及びシミュレーションで確認する。

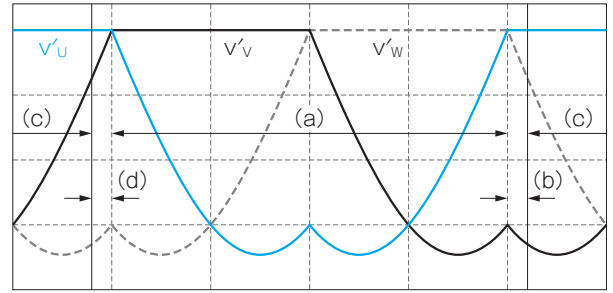
2 提案回路の構成と動作原理

第1図にMMCの主回路構成を示す。チョッパ



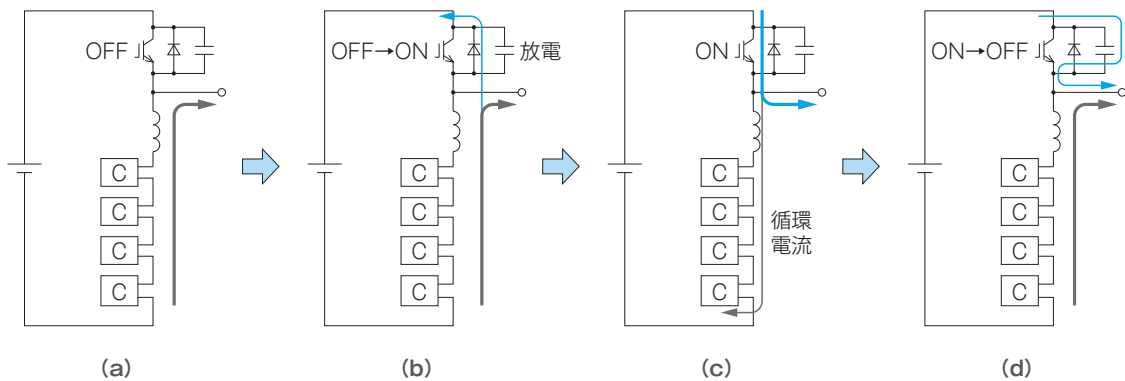
第 1 図 MMCの主回路構成

1相のみを示す。上アームセルモジュールをスナバコンデンサ付き高耐圧IGBTに置換した。



第 2 図 出力相電圧の波形

二相変調を適用し、各区間で上アーム高耐圧IGBTのON/OFFを切り替える。



第 3 図 各区間における電流経路

区間 (b) では下アームからスナバコンデンサを放電する。区間 (c) では上アームから電流を出力することで導通損を削減し、循環電流によってセルコンデンサ電圧を調整する。

セルは、直流コンデンサと2個の1700V以下の低耐圧IGBTから成る。下アームはチョッパセルを複数カスケード接続したモジュールに、バッファリアクトル L_B を接続した構成である。上アームは、高耐圧IGBTにスナバコンデンサを並列接続した。下アームチョッパセルと上アーム高耐圧IGBTの直列数は、必要な耐圧に応じて調整する。

第 2 図に出力相電圧の波形を示す。チョッパセル4台のため、相電圧は5レベルである。提案回路に二相変調⁵⁾を適用するため、出力相電圧のうち1相は V_{DC} に等しくなる。U相1周期のうち、 v'_U が V_{DC} 未満の区間を(a)、 V_{DC} に等しい区間を(c)、間に区間(b)と(d)を設け、上アーム高耐圧IGBTのON/OFFや下アームモジュールの制御を切り替え、提案回路を動作させる。

第 3 図に各区間における電流経路を示す。まず

区間 (a) では高耐圧IGBTがOFFである。交流出力電流は下アームから出力する。次に区間 (b) では高耐圧IGBTをONするが、そのままではスナバコンデンサの電荷を短絡してしまう。そこで高耐圧IGBTのON前に下アームから交流出力電流よりも大きな電流を出力する。これによりあらかじめスナバコンデンサを放電し、短絡することなく高耐圧IGBTをONすることができる。区間 (c) の高耐圧IGBTはONである。交流出力電流はセルが多数接続された下アームではなく、高耐圧IGBTが少数接続された上アームを通過する。そのため導通損を低減することができる。また、直流バスから高耐圧IGBTを経由して下アームモジュールに循環電流を流し、下アームセルコンデンサ電圧を制御する。最後に、区間 (d) では高耐圧IGBTをそのままOFFしても電流がスナバコンデンサを迂回するため、ソ

フトスイッチングが成立する。

以上の動作によって、高耐圧IGBTの問題点であったスイッチング損失は非常に小さくなる。また、高耐圧IGBTではスイッチング時の電圧サージが発生せず、直列数を少なくすることができる。

3 セルコンデンサ制御用循環電流

提案回路のセルコンデンサ電圧制御に必要な循環電流を評価する。交流線間電圧実効値を V と置き、U相交流相電圧を $v_{SU} = \sqrt{2/3} V \cos \omega t$ 、U相交流電流を $i_{OU} = \sqrt{2} I \cos(\omega t - \phi)$ と表現する。二相変調を適用した後のU相出力電圧 v'_U は、式(1)で表すことができる。

$$v'_U = \begin{cases} V_{DC} & \left(-\frac{\pi}{3} < \omega t < \frac{\pi}{3}\right) \\ \sqrt{2} V \cos\left(\omega t - \frac{\pi}{6}\right) + V_{DC} & \left(-\pi < \omega t < -\frac{\pi}{3}\right) \\ \sqrt{2} V \cos\left(\omega t + \frac{\pi}{6}\right) + V_{DC} & \left(\frac{\pi}{3} < \omega t < \pi\right) \end{cases} \dots\dots(1)$$

ただし、 $0 < V < V_{DC}/\sqrt{2}$ である。区間 (a) における出力電力は、全て下アームセルモジュールが負担する。このときのエネルギー E_a を式(2)から求める。

$$E_a = \int_{-\pi/\omega}^{-\pi/3\omega} v'_U i_{OU} dt + \int_{\pi/3\omega}^{\pi/\omega} v'_U i_{OU} dt = \frac{I \cos \phi}{\sqrt{3} \omega} (2\pi V - 3\sqrt{2} V_{DC}) \dots\dots(2)$$

区間 (c) では、循環電流を I_c 一定とする。 I_c によってチャージされるエネルギー E_c は、式(3)で表される。

$$E_c = \int_{-\pi/3}^{\pi/3} v'_U i_c dt = \frac{2\pi I_c V_{DC}}{3\omega} \dots\dots(3)$$

$E_a + E_c = 0$ から、循環電流は式(4)となる。

$$I_c = \sqrt{3} I \cos \phi \left(\frac{3}{\pi\sqrt{2}} - \frac{V}{V_{DC}} \right) \dots\dots(4)$$

参考として、従来のDSCC型MMCの循環電流 I_{CD} は、式(5)で表される⁽⁶⁾。

$$I_{CD} = \frac{VI \cos \phi}{\sqrt{3} V_{DC}} \dots\dots(5)$$

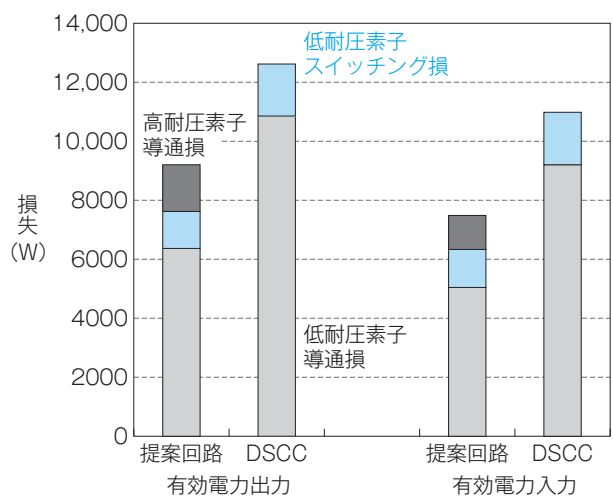
提案回路はDSCC型とは異なり、循環電流を流すことのできる区間が (c) に限られる。しかし、区間

(c) では高耐圧IGBTを經由して直流側から交流側へ直接電力を伝達するため、損失を低減することができる。特に直流電圧を $V_{DC} = \pi\sqrt{2} V/3 \cong 1.481V$ と設計すれば任意の出力電流及び力率で必要な循環電流を非常に小さくすることができる。一方、DSCC型では出力電圧と電流の振幅に比例して必要な循環電流が増加する。提案回路は系統連系のように振幅がほぼ一定の電圧を長時間出力する用途であれば、高効率を実現できる。

4 シミュレーションによる損失評価

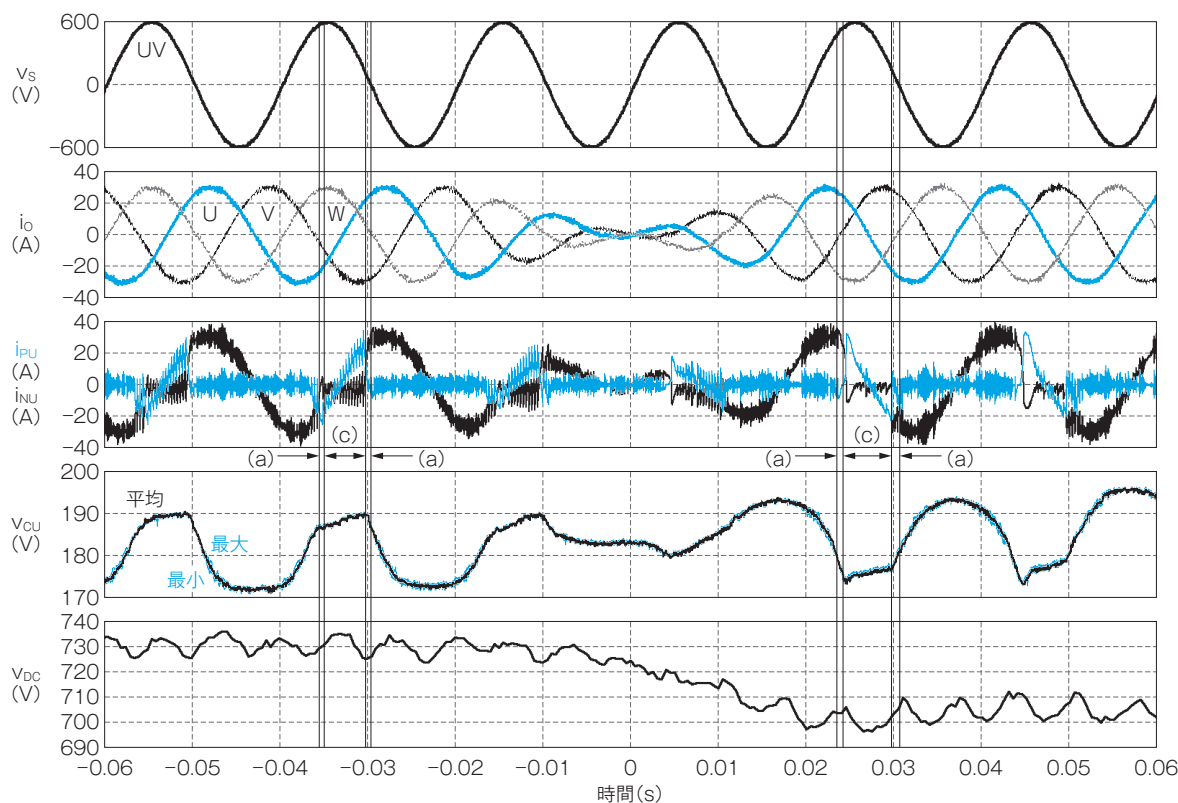
提案回路の導通損低減効果を確認するため、シミュレーションによるDSCC型MMCとのスイッチング素子損失を比較した。条件として線間電圧4.4kV、定格容量2MVA、周波数50Hzの装置を想定し、1アーム当たりのセルを8台、提案回路の上アーム高耐圧IGBTを2直列とした。

第4図にスイッチング素子損失比較結果を示す。有効電力入力・出力両方の条件で、提案回路では低耐圧素子の導通損が大きく減少した。高耐圧素子のスイッチング損失はほぼ零で、ソフトスイッチングが成立したことを示している。合計損失の差は約3.5kW、装置容量に対して0.17%となった。提案回路はDSCC型に比べて3割程度の損失を低減できる。



第4図 スイッチング素子損失比較結果

提案回路は従来回路に比べて導通損を小さくできる。また、高耐圧スイッチング素子のスイッチング損失はほぼ零で、ソフトスイッチングが有効である。



第 5 図 ミニモデル実験波形

出力電流のひずみは小さく、セルコンデンサ電圧の制御も安定し、原理どおりの動作を確認した。

5 ミニモデルによる動作原理確認

提案回路の動作を確認するため、ミニモデルによる試験を行った。ミニモデルの仕様は、線間電圧415V、定格容量15kVA、系統周波数50Hzで、1アーム当たりセル4台、上アームは1200V耐圧IGBTを直列せずに単独で構成した。この条件で定格の無効電力を出力している場合の各部電圧・電流波形を測定した。

第 5 図にミニモデル実験波形を示す。時刻-0.02秒以前では遅れ無効電力を出力，時刻0.02秒以後では進み無効電力を出力している。交流出力電流の全高調波ひずみ (THD: Total Harmonic Distortion) はそれぞれ4.1%，3.7%となった。区間 (a) と (c) の間にある区間 (b) では、上アーム電流 i_{pu} がマイナスであることから、高耐圧IGBTのON前にスナバコンデンサを放電していることが分かる。区間 (c) では出力電流を上アームに迂回する動作，循環電流でセルコンデンサ電圧を充電する動作も実現している。セルコンデンサ電圧は最大値と最小値のば

らつきが非常に小さく、安定して制御できている。出力電流の変化中も出力電流は正弦波を維持した。ミニモデル実験によって、提案した提案回路は原理どおりに安定して動作することを確認した。

6 むすび

二相変調を適用したMMCの新しい提案回路を紹介した。提案回路の損失評価と動作原理の検証をシミュレーションとミニモデル実験によって実施した。その結果、提案回路は原理どおりに安定して動作でき、導通損の低減によって高効率であることを示した。

今後は、提案回路の製品適用に向けた更なる評価を実施し、特長ある提案回路の創出とそれに適した制御法の提案を進めていく所存である。

・本論文に記載されている会社名・製品名などは、それぞれの会社の商標又は登録商標である。

《参考文献》

- (1) A. Lesnicar and R. Marquardt : "An innovative modular multilevel converter topology suitable for a wide power range," 2003 IEEE Bologna Power Tech Conference Proceedings, 2003, pp. 6, Vol.3
- (2) Makoto Hagiwara and Hirofumi Akagi : "PWM Control and Experiment of Modular Multilevel Converters," IEEJ Trans. IA, Vol.128, No.7, pp.957-965, 2008.7
- (3) Jiantao Liu, Jianguo Yao, Shengchun Yang, Ke Wang : "Loss analysis of two kinds of flexible HVDC converters," Power Electronics and Motion Control Conference (IPEMC), 2012 7th International, Vol.3, pp.1669, 1674, 2-5, 2012.6
- (4) 赤木泰文, 萩原誠 : 「モジュラー・マルチレベル・カスケード変換器 (MMCC) の分類と名称」, IEEJ全大, 4-043, 2010
- (5) K. Taniguchi, Y. Ogino, and H. Irie : "PWM technique for power MOS-FET inverter," IEEE Trans. Power Electron., pp. 328-334, 1988.7

- (6) 藤田英明, 萩原誠, 赤木泰文 : 「MMCC-DSCC方式モジュラーマルチレベルコンバータのパワーフロー解析と直流コンデンサ電圧の制御」, 電学論D, Vol.132, No.6, pp.659-665, 2012.6

《執筆者紹介》



大井一伸
Kazunobu Oi

基盤技術研究所
パワーエレクトロニクスに関する研究開発に従事



只野裕吾
Yugo Tadano

基盤技術研究所
システム制御技術に関する研究開発に従事
